

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-340928

(43)Date of publication of application : 22.12.1998

(51)Int.Cl.

H01L 21/60

H01L 23/12

H01L 23/29

H01L 23/31

(21)Application number : 09-151202

(71)Applicant : DENSO CORP

(22)Date of filing : 09.06.1997

(72)Inventor : NAKANO TETSUO

(54) STRUCTURE FOR MOUNTING FLIP CHIP

(57)Abstract:

PROBLEM TO BE SOLVED: To secure an opening which serves as an injection port for a reinforcement resin by making use of the warpage formed at the mounting portion of a flip chip on a ceramic multilayered substrate.

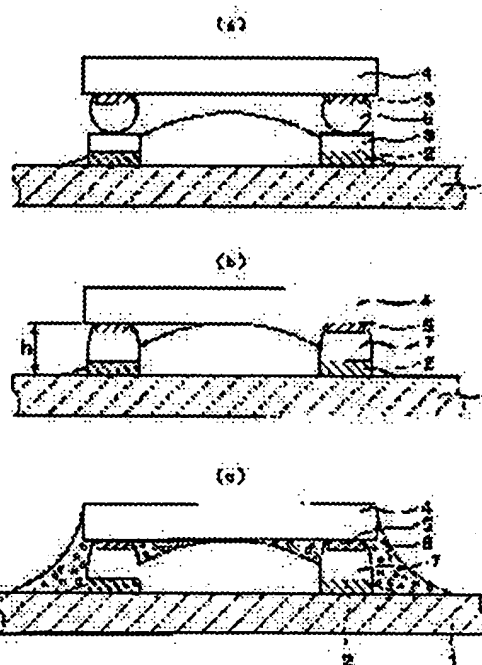
SOLUTION: A flip chip 4 having a bump electrode 5 and a solder bump 6 is mounted on a ceramic multilayer substrate 1 on which a conductive land 2 is formed.

Here, the ceramic multilayered substrate 1 is formed so as to have a warpage of approximately 40 μm in height.

When reflow processes are performed, a solder bump 3 and the solder bump 6 are melted to lower the flip chip 4 toward the ceramic multilayered substrate 1, thereby

bringing the lower surface of the flip chip 4 into contact

with the upper portion of the warpage. In this way, a height h of an opening made by the flip chip 4 and the ceramic multilayered substrate 1, which serves as an injection port, is defined by the warpage. Subsequently, a reinforcement resin 8 containing a glass filler is injected from the opening between the flip chip 4 and the ceramic multilayered substrate 1, to obtain a structure with a flip chip mounted thereon.



BEST AVAILABLE COPY

LEGAL STATUS

特開平10-340928

(43)公開日 平成10年(1998)12月22日

(51)IntCl [°]	識別記号	F I
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60
23/12		23/12
23/29		23/30
23/31		
		3 1 1 S
		F
		R

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21)出願番号 特願平9-151202

(22)出願日 平成9年(1997)6月9日

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 中野 豊男

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

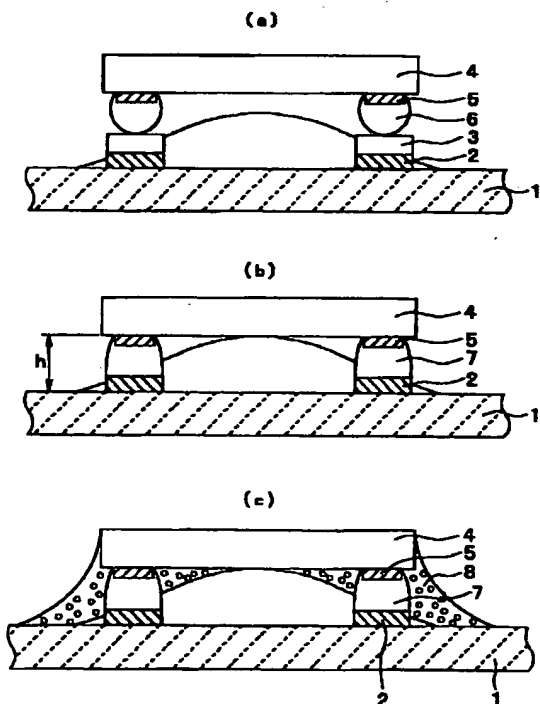
(74)代理人 弁理士 伊藤 洋二 (外1名)

(54)【発明の名称】 フリップチップの実装構造

(57)【要約】

【課題】 セラミック多層基板のフリップチップ実装部に発生する反りを利用して、補強用樹脂の注入口間隔を確保する。

【解決手段】 パンプ電極5、はんだパンプ6を有するフリップチップ4を、導体ランド2が形成されたセラミック多層基板1にマウントする。ここで、セラミック多層基板1には、高さ約40 μ mの反り1aが形成されている。そして、リフロー処理を行ったとき、はんだ3、6の溶融によって、フリップチップ4がセラミック多層基板1側に下がり、フリップチップ4の下面と反り1aの上部とが当接する。このことによって、フリップチップ4とセラミック多層基板1間の注入口間隔hが、反り1aによって規定される。この後、フリップチップ4とセラミック多層基板1の間に、ガラスフィラー入りの補強用樹脂8を注入し、フリップチップの実装構造を得る。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 フリップチップ（4）に形成された複数のバンパ電極（5）とセラミック多層基板（1）上に形成された複数の導体ランド（2）とをそれぞれ電氣的な接続部（7）により固定し、前記フリップチップ（4）と前記セラミック多層基板（1）の間に補強用樹脂（8）を注入してなるフリップチップの実装構造において、

前記セラミック多層基板（1）上で前記フリップチップ（4）が実装される領域（13）に、反り（1a）が形成されており、この反り（1a）は、前記補強用樹脂（8）の注入口の間隔を規定する高さになっていることを特徴とするフリップチップの実装構造。

【請求項2】 前記反り（1a）は、前記フリップチップ（4）の下面と当接する高さになっていることを特徴とする請求項1に記載のフリップチップの実装構造。

【請求項3】 前記バンパ電極（5）のピッチは300μm以下であって、前記反り（1a）は、40μm以上の高さになっていることを特徴とする請求項1又は2に記載のフリップチップの実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フリップチップがセラミック多層基板上に実装されたフリップチップの実装構造に関する。

【0002】

【従来の技術】従来、フリップチップをはんだバンパを用いて基板上に実装し、その後、フリップチップと基板間に、はんだの熱疲労寿命を確保するため、補強用樹脂を注入するものが提案されている（特開平8-8300号公報参照）。このようなフリップチップの実装工程の一例を図2に示す。まず、図2（a）に示すように、セラミック多層基板1上の導体ランド2に、はんだペースト3を印刷する。次に、図2（b）に示すように、バンパ電極5およびはんだバンパ6を有するフリップチップ4をセラミック多層基板1上にマウントする。この後、図2（c）に示すように、リフロー処理を行ってはんだを溶融させ、導体ランド2とバンパ電極5とをはんだ7にて接続固定する。そして、洗浄を行った後、図2（d）に示すように、フリップチップ4の側面1辺よりディスペンサを用いて補強用樹脂8を注入し、この後、補強用樹脂8を加熱硬化させる。

【0003】このようなフリップチップの実装構造において、補強用樹脂8の注入を良好に行うためには、セラミック多層基板1とフリップチップ4の間の注入口間隔を所定値以上に確保する必要がある。従来、基板とフリップチップ間の間隔を所定値以上に確保する場合、フリップチップと基板間に間隔規定物を設けるもの（特開平4-84448号公報、特開平4-62945号公報参照）、フリップチップ実装時に外部からの力でフリップ

チップを押し上げてバンパを形成するもの（特開昭62-139386号公報参照）、はんだバンパを高融点はんだと低融点はんだにて構成するもの（特開昭59-58843号公報参照）、あるいはフリップチップのバンパ電極の高さを高くするもの（特開平7-211722号公報参照）がある。

【0004】

【発明が解決しようとする課題】しかしながら、フリップチップと基板間に間隔規定物を設けるものは、間隔規定物を余分に必要とするとともに補強用樹脂との接合性に問題が生じる可能性があり、フリップチップ実装時に外部からの力でフリップチップを押し上げてバンパを形成するものは、そのための工程の追加および治具が必要になり、はんだバンパを高融点はんだと低融点はんだにて構成したり、フリップチップのバンパ電極の高さにするものは、はんだ材料、電極構成に特別の細工が必要となる。

【0005】本発明は上記問題に鑑みため、上記した従来のものとは異なる新規な構造にて、注入口間隔を確保することを目的とする。

【0006】

【課題を解決するための手段】本発明者は、フリップチップのバンパ電極の微細化、バンパ電極数の増加を図るため、バンパ電極のピッチ（バンパピッチ）が300μmでチップサイズが10mm□（10mm×10mm）のフリップチップをセラミック多層基板上に実装することを試みたと、フリップチップを実装する領域（以下、フリップチップ実装部という）に局所的な反りが発生することを見出した。

【0007】本発明者は、この局所的な反りについて検討を行った。セラミック多層基板を形成する場合、図3（a）に示すように、グリーンシート10に、導体を充填したスルーホール11を形成するとともに引出し配線12を形成し、各グリーンシート10を積層した後、焼成を行うが、焼成初期の段階では、図3（b）に示すように、2層目の引出し配線12が図中の矢印のように収縮しはじめ、引出し配線12のない部分のグリーンシート10が押し出され反りが発生する。また、焼成の最終段階では、図3（c）に示すように、グリーンシート10が収縮しはじめるが、このときには引出し配線12はすでに固くなりはじめているので、フリップチップ実装部には図に示すような大きな凸状のドーム型の反り1aが発生する。

【0008】このような反り1aが形成された場合、補強用樹脂がフリップチップの中央部に入りにくくなるため、何らかの方法で注入口間隔を大きくする必要がある。本発明者は、さらに、反り1aについて鋭意検討をした結果、2層目の引出し配線12の配線密度を調節することにより、反り1aの高さを調節できることを見出した。すなわち、図4に示すように、導体ランド2を

フリップチップ実装部13の外周に形成し、その引き出し配線12を、それぞれの導体ランド2から外方に形成した場合、導体ランド2で囲まれた領域の内側には、引き出し配線12が形成されていないため、セラミック多層基板1の焼成時に、フリップチップ実装部13において大きな収縮が生じ、反り1aの高さを大きくすることができる。なお、導体ランド2としては、上述したフリップチップの場合、フリップチップ実装部13の外周に100程度形成することができる。

【0009】図5に、上述した場合のフリップチップ実装部13の反り1aを、3次元レーザ変位計を用いて測定した結果を示す。フリップチップ実装部13の中央部で40 μ m程度の反りが発生していることが分かる。なお、反り1aを大きくするためには、2層目の引出し配線12のみならず、3層目以下の引出し配線においても導体ランド2で囲まれた領域の内側に形成しないようにするのが好ましい。

【0010】本発明者は、上述した検討を基に、補強用樹脂の注入に妨げとなっていた反り1aを、逆に、注入
20 入口間隔を規定する間隔規定物として利用することを着想し、本発明を想到するに至った。すなわち、本発明の特徴とするところは、請求項1に記載したように、セラミック多層基板(1)におけるフリップチップ実装部(13)に形成される反り(1a)を、補強用樹脂(8)の注入入口の間隔を規定する高さにしたことを特徴としている。

【0011】従って、従来のもののように余分な間隔規定物を設けることなく、所望の注入入口間隔を確保して、補強用樹脂を良好に注入することができる。この場合、請求項2に記載したように、反り(1a)は、フリップ
30 チップ(4)の下面と当接する高さになっているのが好ましい。また、具体的には、請求項3に記載したように、バンパ電極(5)のピッチが300 μ m以下の場合に、反り(1a)を40 μ m以上の高さにすれば、補強用樹脂の注入を良好に行うことができる。

【0012】

【発明の実施の形態】以下、本発明を図に示す実施形態について説明する。図1に、フリップチップ実装部13において、フリップチップ4をセラミック多層基板1にマウントし、リフロー処理を行った後、補強用樹脂8を
40 注入する工程を示す。

【0013】図1(a)の工程においては、フリップチップ4をセラミック多層基板1にマウントする。セラミック多層基板1には、図3、図4で示したように、導体が充填されたスルーホール11および引出し配線12により内部配線が形成されており、セラミック多層基板1上には導体ランド2が形成されている。フリップチップ4は、10mm \square サイズのもので、その下面外周部には300 μ mのピッチで等間隔に複数のバンパ電極5が形成されている。また、バンパ電極5には、はんだバンパ
50

6が形成されている。

【0014】また、セラミック多層基板1には、高さ約40 μ mの反り1aが形成されている。ここで、バンパ電極5、はんだバンパ6、導体ランド2、はんだペースト3のそれぞれの厚さの合計は、40 μ mより大きく設定されており、このため、フリップチップ4をセラミック多層基板1にマウントしたとき、フリップチップ4と反り1aの間には、図に示すように隙間が生じている。

【0015】次に、図1(b)の工程において、リフロー処理を行う。このリフロー処理によって、はんだ3、6を溶融・硬化させ、バンパ電極5と導体ランド2とを、はんだ7により接続固定する。この場合、はんだ3、6の溶融によって、フリップチップ4がセラミック多層基板1側に下がり、フリップチップ4の下面と反り1aの上部とが当接する。従って、フリップチップ4とセラミック多層基板1間の注入入口間隔hが、反り1aの高さである約40 μ mになる。

【0016】そして、洗浄を行った後、図1(c)に示すように、フリップチップ4とセラミック多層基板1の
20 間に、ガラスフィラー入りの補強用樹脂8を注入する。この場合、注入入口間隔hが約40 μ m以上であれば、補強用樹脂8を良好に注入できることが確認できているので、反り1aにより注入入口間隔hを約40 μ mに規定することによって、従来のもののように余分な間隔規定物を設けることなく、所望の注入入口間隔hを確保して、補強用樹脂8を良好に注入することができる。

【0017】このようにして、補強用樹脂8が注入されたフリップチップの実装構造が得られる。なお、上述した実施形態において、反り1aの高さは、バンパ電極5と導体ランド2の高さの和より大きければ、注入入口間隔hを所望の値に確保することができる。この場合、反り1aは、フリップチップ4の下面と反り1aの上部とが当接する高さになるのが好ましいが、反り1aによって注入入口間隔hを規定することができれば、必ずしもフリップチップ4の下面と反り1aの上部とが当接していなくてもよい。

【0018】また、フリップチップ4において、バンパピッチが小さくなるほどバンパ電極5が微細化し注入入口間隔hが小さくなるので、バンパピッチが300 μ mより小さい場合でも、注入入口間隔hが40 μ mより大きくなるように、反り1aの高さを設定すれば、補強用樹脂8を良好に注入することができる。また、バンパ電極5と導体ランド2を電気的に接続固定する場合、はんだバンパ6、はんだペースト3を用いて行うものを示したが、それ以外の接続材料を用いて行うようにしてもよい。例えば、はんだバンパ6、はんだペースト3に代わりに導電性接着剤として銀ペーストを用いることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態における、フリップチップ

5

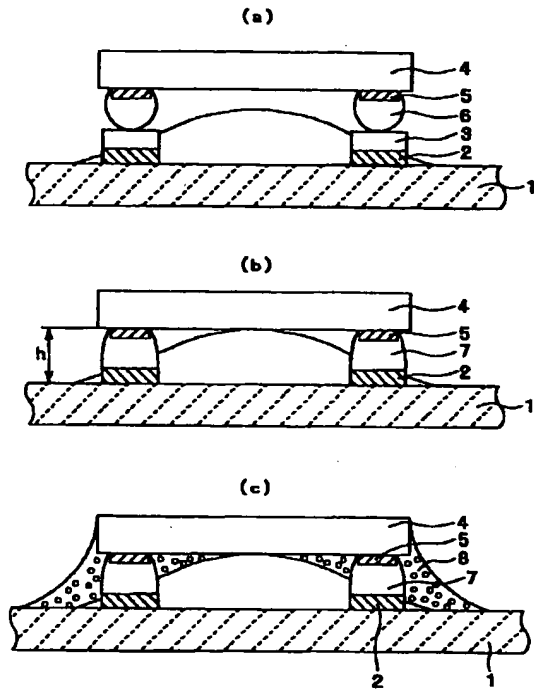
実装部の実装工程を示す図である。

【図2】フリップチップの全体の実装工程を示す図である。

【図3】セラミック積層基板1の焼成時に局所的な反りが発生することを説明するための図である。

【図4】導体ランド2と引き出し配線12の平面的な形成状態を示す図である。

【図1】



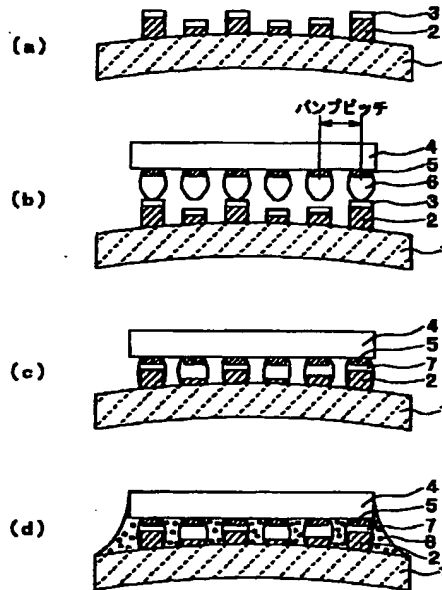
6

【図5】3次元レーザ変位計を用いてフリップチップ実装部における反りの状態を測定した結果を示す図である。

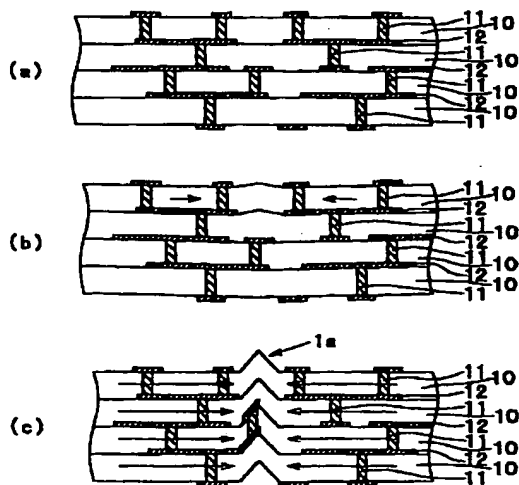
【符号の説明】

1…セラミック多層基板、1a…反り、2…導体ランド、4…フリップチップ、5… bumps 電極、7…はんだ、8…補強用樹脂、13…フリップチップ実装部。

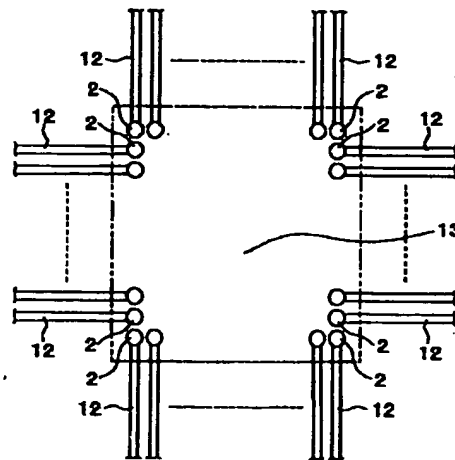
【図2】



【図3】



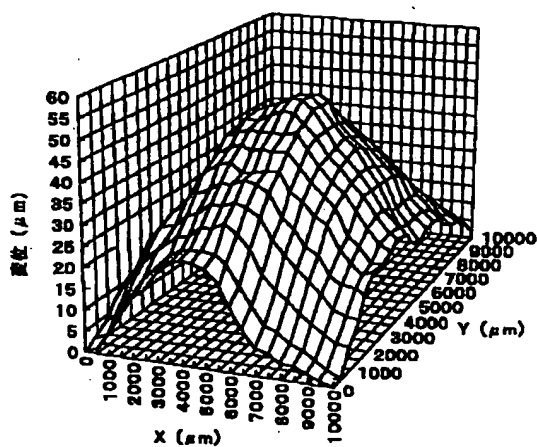
【図4】



(5)

特開平10-340928

【図5】



BEST AVAILABLE COPY